

## Electronics and electrical engineering Elektronika ir elektros inžinerija

# INTEGRINIŲ ANALOGINIŲ FILTRŲ PERJUNGIAMŲJŲ REZISTORIŲ MATICOS PROJEKTAVIMAS IR TYRIMAS

Leonid KLADOVŠČIKOV \*, Romualdas NAVICKAS

*Vilniaus Gedimino technikos universitetas, Vilnius, Lietuva*

Gauta 2019 m. spalio 27 d.; priimta 2019 m. lapkričio 7 d.

**Santrauka.** Integriniuose analoginiuose filtruose ir juos derinančiuose savaiminio derinimo grandinėse naudojamos perjungiamųjų rezistorių matricos, skirtos mažu žingsniu keisti filtrą sudarančias varžas, taip keičiant filtro parametrus: ribinį dažnį, stiprinimą, filtro kokybę. Šiuolaikiniuose daugiastandarčiuose siųstuvuose-imtuvuose naudojami aukštesniosios eilės žemųjų dažnių filtrai, kurie lemia didesnį pasyvių elementų naudojimo mastą. Darbe siūloma nauja integrinių aktyviųjų RC filtrų perjungiamųjų rezistorių matricos struktūra ir jos projektavimo metodika, leidžianti kompensuoti integrinių grandynų gamybos technologijos netolydumus ir temperatūros svyravimus. Pasiūlytas projektavimo metodas patikrintas naudojant 0,18  $\mu\text{m}$  KMOP integrinių grandynų gamybos technologiją ir „Cadence Virtuoso“ programinę įrangą. Gauti siūlomos naujos perjungiamųjų rezistorių matricos struktūros skaičiavimų rezultatai palyginami su kitokių literatūroje pateiktų perjungiamųjų rezistorių matricių struktūrų parametrais. Suprojektuota perjungiamųjų rezistorių matrica turi kitų struktūrų privalumų – mažesnis užimamas integrinio lusto plotas, užtikrinant mažą varžos nustatymo neapibrėžtumą, bei aukštas varžos nustatymo tikslumas. Suprojektuotos perjungiamųjų rezistorių matricos skaičiavimai parodo, kad, naudojant aštuonias skiltis matriciai valdyti, užtikrinamas 0,3 % varžos nustatymo neapibrėžtumas, ne daugiau nei 0,8 % varžos derinimo tikslumas, o užimamas integrinio grandyno plotas siekia iki 553  $\mu\text{m}^2$ .

**Reikšminiai žodžiai:** derinimo sistema, RC filtrai, KMOP, rezistorių matrica.

### Įvadas

Tobulėjant belaidžio ryšio duomenų perdavimo būdams, griežtėja siųstuvams-imtuvams keliami reikalavimai. Kiekvienas duomenų perdavimo standartas apibrėžia naudojamą signalų dažnių juostą, kanalo plotį ir leidžiamą klaidos vektoriaus amplitudę (angl. *Error vector magnitude*) (Chen ir Dai, 2010). Pirmieji du parametrai pasiekiami siųstuvo-imtovo projektavimo etape, o klaidos vektoriaus amplitudė parodo jau pagaminto lusto kvadratinį kanalų amplitudės ir fazės poslinkį.

Pagrindinis įtaisas, kuriuo galima atskirti naudingą signalą nuo visų kitų, yra filtras. Filtrai gali būti skirti tiek skaitmeniniams, tiek analoginiams signalams filtruoti, taip pat konfigūruojami – skirti filtruoti skirtingo pločio kanalams. Siųstuvų-imtuvų integrinių grandynų (IG) kvadratinis kanalus sudaro žemųjų dažnių filtrai, kintamosios galios stiprintuvai bei, priklausomai nuo signalo perdavimo krypties, skaitmeniniai analoginiai arba analoginiai skaitmeniniai keitikliai. Norint duomenis perduoti be klaidų, kvadratinį kanalų įtaisų parametrai turi

būti kuo labiau suvienodinti – taip sumažinamas perduodamų signalų fazės ir amplitudės poslinkis. Įrodyta, kad net 0,4 dB amplitudės ar 2,6° fazės poslinkio padidėjimas klaidos vektoriaus amplitudę padidina 1,6 % (Chen ir Dai, 2010), kas apriboja siųstuvo-imtovo naudojimą signalą moduluojant 256QAM ar aukštesniosios eilės moduliacijos schema.

Integriniai aktyvieji RC filtrai projektuojami iš atskirų komponentų – tranzistorių, rezistorių, kondensatorių. Dėl IG gamybos procesų netolydumo komponentų vertės skiriasi nuo suprojektuotų, dėl to keičiasi filtro dažninės charakteristikos ir išėjimo signalo stiprinimas. Komponentų verčių pokytis, priklausomai nuo naudojamos IG gamybos technologijos, gali siekti iki  $\pm 20\%$  (Kiela et al., 2017). Ne mažiau svarbus ir filtro temperatūrinis stabilumas – įtaisui šylant, jį sudarančių komponentų parametrai taip pat kinta, o jų pokytis gali siekti iki  $\pm 10\%$ . Įvertinus minėtus teiginius daroma išvada, kad tokiems grandynams yra reikalinga parametų derinimo sistema.

Integrinių filtrų derinimo grandinės dalis, skirta filtro parametrams keisti, yra perjungiamųjų rezistorių ar

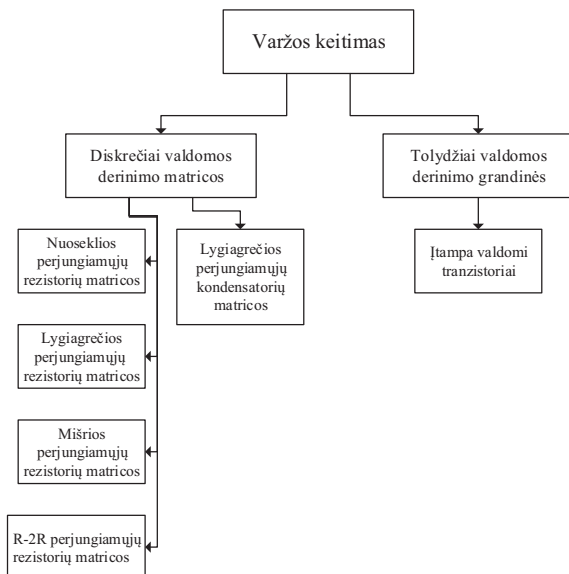
\*Autorius susirašinėti. El. paštas [leonid.kladovscikov@gmail.com](mailto:leonid.kladovscikov@gmail.com)

kondensatorių matrica. Derinimo matricos, priklausomai nuo struktūros, gali būti valdomos tolydžiai arba diskrečiais žingsniais – tolydžiajam valdymui naudojami tranzistoriai arba varikapai (Amir-Aslanzadeh et al., 2009; Khumsat ir Worapishet, 2012), o diskrečiam – rezistoriai arba kondensatoriai (Xia et al., 2004; Du et al., 2006; Jiang et al., 2011; Oshima et al., 2004; Jin ir Dai, 2012; Bao et al., 2013; Kiela et al., 2017; Hwang et al., 2005). Derinimo matricų raida parodo siekiamybę kuo labiau sumažinti aktyvių RC filtrų parametru variacijas, tačiau dažnai neatsižvelgiama į tokių matricų užimamą IG plotą. Teoriškai derinimo matricos leidžia priartinti filtrų parametru paklaidas iki 0 %, tačiau tokios derinimo matricos nepanaudojamos – derinimo žingsnio mažinimas atvirkščiai proporcingas matricos užimamam IG lusto plotui.

Darbe apžvelgiamos sukurtos derinimo matricų struktūros. Paskui pateikiama nauja perjungiamųjų rezistorių matricos struktūra ir jos projektavimo metodika, pateikiami skaičiavimų rezultatai, palyginami su kitų autorių siūlomų struktūrų parametrais. Straipsnio pabaigoje pateikiamas apibendrinimas ir formuluojamos išvados.

## 1. Derinimo matricos projektavimas

Aktyviųjų RC filtrų dažnines charakteristikas lemia jų sudarančių pasyviųjų komponentų – varžų ir kondensatorių vertės. Aktyviųjų RC filtrų parametrai – praleidžiamų dažnių juosta (PDJ), išėjimo signalo stiprinimas ir filtro kokybės faktorius, priklausomai nuo naudojamo filtro struktūros, keičiami atitinkamai keičiant vieno ar kelių pasyviųjų komponentų vertes, kurias nustatomos iš filtro perdavimo charakteristikos. Norint keisti jau pagaminto integrinio aktyviojo RC filtro charakteristikas, tikslinga projektuojant numatyti derinimo matricas, kurios pakeičia pasyviuosius komponentus. Derinimo matricų struktūrų klasifikavimas pateiktas 1 paveiksle.



1 paveikslas. Derinimo matricų struktūrų klasifikavimas  
Figure 1. Classification of tuning matrices

Aktyviųjų RC filtrų PDJ plotis dažniausiai keičiamas naudojant perjungiamųjų kondensatorių matricas (Amir-Aslanzadeh et al., 2009), o rezistorių matricomis atliekamas tikslus reikalaujamo ribinio dažnio priderinimas. Perjungiamųjų rezistorių matricos skirstomos į nuoseklojo, lygiagrečiojo, mišriojo (nuoseklojo-lygiagrečiojo) ir R-2R jungimo.

Nuoseklojo jungimo perjungiamųjų rezistorių matricos (PRM) (žr. 2 pav.) pasižymi maža komponentų varža (Oshima et al., 2003, 2004; Jin ir Dai, 2012; Heping et al., 2009), kuri gali būti vienoda kiekvienam matricą sudarančiam rezistoriui ir valdoma termometriniu kodu arba mažėjanti santykiu 2 kiekvienam paskesniai rezistoriui ir valdoma dvejetainiu kodu. Valdymo tranzistoriai prijungti lygiagrečiai prie kiekvieno rezistoriaus – perjungiant užtrumpinami atitinkamų rezistorių išvadai. Tokiu būdu valdant nuoseklojo jungimo PRM, atskirai nustatoma kiekvienos PRM sudarančios grandinės šakos varža. Grandinės šakos varža, priklausomai nuo tranzistorių valdymo įtampos lygio, yra  $0 \Omega$  arba  $R/2n \Omega$ . Pažymėtina, kad nuoseklojo jungimo PRM struktūroje yra nuosekliai prijungta fiksuota varža  $R_{fiks}$ , kuri nustato žemiausią galimą PRM varžos vertę. Pagrindinis tokios struktūros trūkumas – valdymo tranzistorių kanalo varžos įtaka derinimo tikslumui. Tranzistoriaus kanalo varža ilgam kanalui apskaičiuojama pagal (1) formulę:

$$R_{MOP} = \frac{L}{\mu_n C_{oks} W \left( U_{UI} - U_{SI} - \frac{U_{SI}}{2} \right)}, \quad (1)$$

čia  $W$  – tranzistoriaus kanalo plotis;  $\mu_n$  – nMOP tranzistoriaus krūvininkų judris;  $L$  – tranzistoriaus kanalo ilgis;  $U_{UI}$  – įtampa tarp užtūros ir ištakos kontaktų;  $U_{SI}$  – įtampa tarp santakos ir ištakos kontaktų.

Tranzistoriaus kanalo varža priklauso nuo tranzistoriaus matmenų ir prijungtos įtampos, tad įvykus rezistoriaus trumpajam jungimui varža tarp rezistoriaus kontaktų yra  $>0 \Omega$ , o atskirais atvejais, kai signalo įtampa artima tranzistorių valdymo įtampai, gali siekti iki šimtų omų eilės, tad šios struktūros PRM būdingas ribotas derinimo tikslumas.

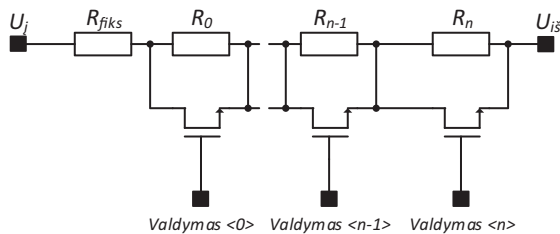
Lygiagrečiojo jungimo PRM (žr. 3 pav.) sudaryta iš  $n + 1$  pasvertų rezistorių (Bao et al., 2013; Kiela et al., 2016). Kiekvieno paskesnio derinimo rezistoriaus varža yra dvigubai didesnė už prieš tai buvusį. Priklausomai nuo reikalaujamo derinimo tikslumo, matricą sudarančių rezistorių varža gali siekti iki megaomų eilės – taip sumažinama valdymo tranzistorių kanalo varžos įtaka matricos varžos nustatymui, tačiau neretai lygiagrečiųjų PRM užimamas integrinio lusto plotas gali užimti didžiąją derinimo integrinio filtro dalį.

Mišriojo jungimo PRM (žr. 4 pav.) yra sudaryta iš nuoseklojo ir lygiagrečiojo jungimo PRM, taip išnaudojant abiejų struktūrų privalumus – galimybę padidinti varžos derinimo tikslumą lygiagrečiojo jungimo PRM bei sumažinti naudojamą lusto plotą, bendrą varžą padalijant tarp nuoseklojo ir lygiagrečiojo jungimo PRM (Kiela et al.,

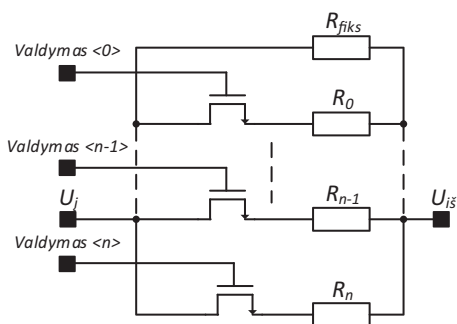
2017). Pažymėtina, kad mišriojo jungimo PRM derinimo tikslumas nustatomas dviejų valdymo kodų,  $n$  ir  $k$ , suma. Taip pat projektuojant matricą būtina įvertinti tranzistorių kanalo varžų įtaką nuosekliai matricos daliai.

R-2R jungimo PRM (žr. 5 pav.) yra sudaryta iš eilės vienodų nuosekliai sujungtų varžų bei dvigubai didesnio nominalo lygiagrečiai sujungtų varžų (Hwang et al., 2005). Tokioje struktūroje yra maža elementų varža, taip pat mažas integrinio lusto užimamas plotas, tačiau matricos varžos nustatymo žingsnio netolydumas apriboja galimybę gauti minimalų derinimo žingsnį visoms valdymo kodo kombinacijoms.

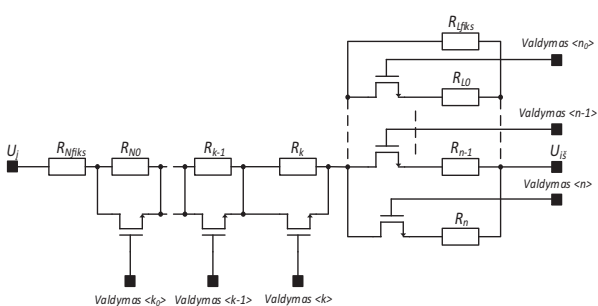
Atsižvelgus į anksčiau minėtų PRM struktūrų trūkumus, siūloma nauja PRM struktūra ir jos projektavimo metodika. Siūlomos PRM struktūros principinė elektrinė schema (žr. 6 pav.) yra sudaryta iš nuosekliai ir lygiagrečiai sujungtų rezistorių, skirtų aukščiausiam varžos derinimo taškui nustatyti, bei nuosekliai ir lygiagrečiai sujungtų pasvertų rezistorių.



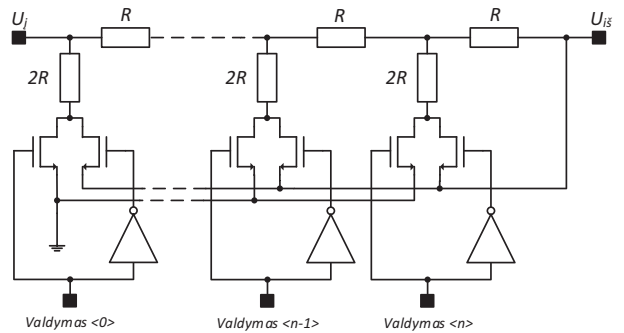
2 paveikslas. Nuosekiojo jungimo perjungiamųjų rezistorių matrica  
Figure 2. Sequential switched resistor matrix



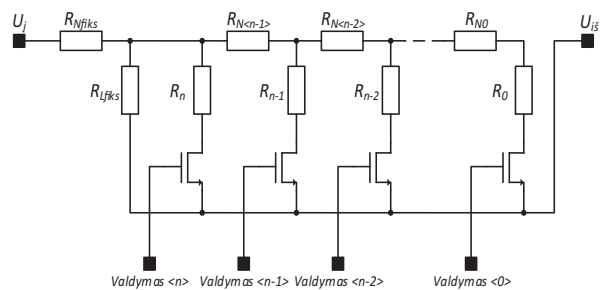
3 paveikslas. Lygiagrečiojo jungimo perjungiamųjų rezistorių matrica  
Figure 3. Parallel switched resistor matrix



4 paveikslas. Mišriojo jungimo perjungiamųjų rezistorių matrica  
Figure 4. Hybrid switched resistor matrix



5 paveikslas. R-2R jungimo perjungiamųjų rezistorių matrica  
Figure 5. R-2R structured switched resistor matrix



6 paveikslas. Siūloma perjungiamųjų rezistorių matricos schema  
Figure 6. Proposed switched resistor matrix scheme

Rezistorius  $R_{Nfiks}$  jungiamas nuosekliai PRM, o jo vertė apskaičiuojama pagal (2) formulę:

$$R_{Nfiks} = \frac{R}{\sqrt{2}} \left( 1 - \frac{\Delta}{100} \right), \quad (2)$$

čia  $R$  – rezistoriaus vertė, apskaičiuota projektuojant aktyvųjį RC filtrą;  $\Delta$  – filtro PDJ arba stiprinimo derinimo riba, išreiškiama procentais.

Nuosekliai sujungtas rezistorius leidžia sumažinti PRM užimamą lusto plotą atskiriant pastoviąją ir keičiamąją varžas.

Rezistorius  $R_{Lfiks}$  jungiamas lygiagrečiai su perjungiamais rezistoriais, nustatant aukščiausią varžos derinimo tašką, kai visos PRM skiltys yra išjungtos. Rezistoriaus  $R_{Lfiks}$  vertė apskaičiuojama pagal (3) formulę:

$$R_{Lfiks} = R \left( 1 + \frac{\Delta}{100} \right) - R_{Nfiks}, \quad (3)$$

čia  $R_{Lfiks}$  – lygiagrečiai sujungto rezistoriaus varža.

Rezistoriaus  $R_n$  vertė apskaičiuojama pagal (4) formulę:

$$R_n = R - R_{Lfiks}, \quad (4)$$

čia  $n$  – derinimo matricos skilčių skaičius.

Likusių nuosekliai sujungtų rezistorių  $R_{N[n-1:0]}$  ir lygiagrečiai sujungtų rezistorių  $R_{[n-1:0]}$  vertės apskaičiuojamos atitinkamai pagal (5), (6) ir (7) formules:

$$R_{N[n-1:0]} = \frac{R_n}{2^{2k_n}}; \quad (5)$$

$$R_{[n-1:0]} = 2R_n - R_{Nn}; \quad (6)$$

$$k_n = n_0 + 1, \quad (7)$$

čia  $k_n$  – rezistoriaus atšakos eilės numeris;  $n_0$  – žemiausioji PRM skiltis.

PRM valdymo skilčių skaičius priklauso nuo keliamų reikalavimų filtrui suderinti – derinimo ribų ir minimalaus derinimo žingsnio (8):

$$n = \left\lceil \log_2 \left( \frac{10\,000}{100\delta - \Delta\delta} + 1 \right) \right\rceil, \quad (8)$$

čia  $\delta$  – reikalaujamas PRM derinimo žingsnis.

Apskaičiuojant PRM derinimo ribą reikia įvertinti ir dėl temperatūros svyravimų atsiradusią varžos paklaidą. Siekiant sumažinti PRM apimamą derinimo ribą, tikslinga kiekvieną PRM sudarantį rezistorių išdalinti į skirtingus temperatūrinius koeficientus turinčius rezistorius, juos sujungiant nuosekliai, taip sumažinant varžos vertės svyravimus skirtingoje temperatūroje (žr. 7 pav.). Projektuojamos PRM rezistoriai išdalijami santykiu (9):

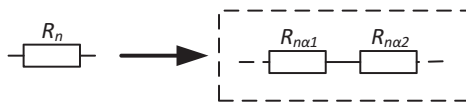
$$\frac{R_{\alpha_1}}{R_{\alpha_2}} = \frac{|\alpha_2|}{|\alpha_1|}, \quad (9)$$

čia  $R_{\alpha_1}$  – pirmo rezistoriaus varža;  $R_{\alpha_2}$  – antro rezistoriaus varža;  $\alpha_1$  – pirmo rezistoriaus varžos temperatūrinis koeficientas;  $\alpha_2$  – antro rezistoriaus varžos temperatūrinis koeficientas.

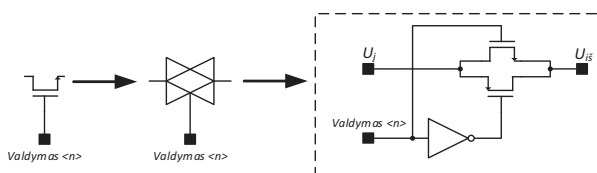
Valdymo tranzistorių kanalo varžos svyravimui, kintant  $U_{Sp}$ , sumažinti naudojamas dvigubo perjungimo integrinis raktas (8 pav.) (Palumbo ir Pennisi, 2008). Lygiagrečiai jungiant NMOP ir PMOP tranzistorius, jiems veikiant tiesinėje srityje ir neatsižvelgiant į tranzistorių matmenis, ekvivalentinė grandinė varža apskaičiuojama pagal (10) formulę:

$$R_{ekv} = \frac{1}{k_n(U - U_{THn}) + k_p(U - |U_{THp}|)}, \quad (10)$$

čia  $k_n$  – NMOP tranzistoriaus pereigos laidis;  $U_{THn}$  – NMOP tranzistoriaus slenkstinė įtampa;  $k_p$  – PMOP tranzistoriaus pereigos laidis;  $U_{THp}$  – NMOP tranzistoriaus slenkstinė įtampa.



7 paveikslas. Rezistoriaus keitimas skirtingus temperatūrinius koeficientus turinčiais rezistoriais  
Figure 7. Change of resistor by resistors with two different temperature coefficient of resistance



8 paveikslas. Valdymo tranzistoriaus pakeitimas dvigubojo jungimo integriniu raktu  
Figure 8. Change of control transistor with transmission gate

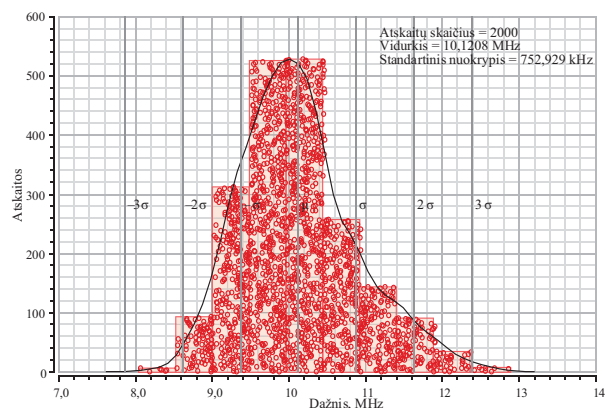
## 2. Skaičiavimo rezultatai

Siūlomos naujos PRM struktūros projektavimo metodu patikrinti 0,18  $\mu\text{m}$  TSMC KMOP integrinių grandynų technologijoje suprojektuota 8-ių skilčių PRM.

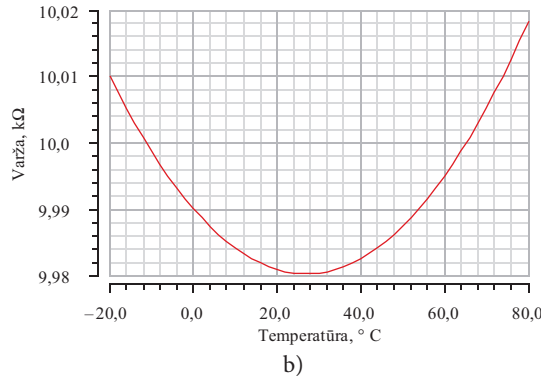
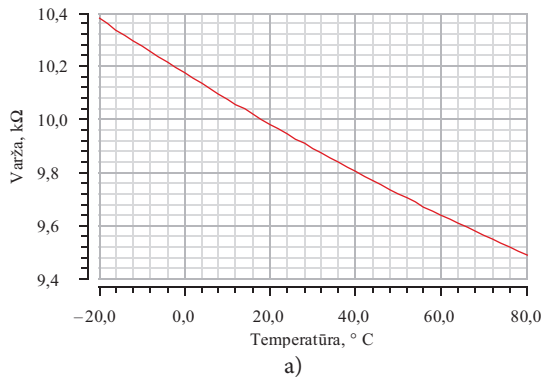
Norint nustatyti naudojamos technologijos rezistorių IG gamybos technologijos netolydumo ir temperatūros nuokrypių ribas, suprojektuotas antrosios eilės aktyvusis RC žemųjų dažnių filtras. 9 paveiksle pateikti suprojektuoto filtro Monte Karlo skaičiavimo rezultatai, keičiant IG gamybos technologijos parametrus bei elementų geometrijos nuokrypius. 10 paveiksle pateikta integrinį filtrą sudarančių rezistorių varžos priklausomybė nuo temperatūros, atitinkamai nekompensuojant temperatūros (10 pav., a) ir kompensuojant temperatūrą (10 pav., b). Temperatūra kompensuojama naudojant skirtingus integrinius rezistorius – didelės varžos polisilicio ir p+ polisilicio, kurių temperatūrinis varžos koeficientas atitinkamai  $\alpha_{R1} = -0,09345 \text{ \%}/^\circ\text{C}$  ir  $\alpha_{R2} = 0,135688 \text{ \%}/^\circ\text{C}$ . Pagal (9) apskaičiuotas naudojamų varžų santykis  $R_{\alpha_1}/R_{\alpha_2} = 1,469$ . Filtrą sudarančių kondensatorių talpos temperatūrinis koeficientas  $\alpha_C = -0,0028 \text{ \%}/^\circ\text{C}$ .

Iš rezultatų matoma (10 pav., a; b), kad kompensavus rezistorių varžos priklausomybę nuo temperatūros, varžos sklaida sumažinama nuo  $-5,2\text{--}3,8 \text{ \%}$  iki  $-0,2\text{--}0,18 \text{ \%}$  diapazone nuo  $-20 \text{ }^\circ\text{C}$  iki  $80 \text{ }^\circ\text{C}$ . Įvertinus 9 paveiksle pateiktą integrinio filtro ribinio dažnio sklaidą  $\Delta\omega = \pm 29 \text{ \%}$ , rezistorių varžos temperatūrinius svyravimus bei „metalo–izoliatorius–metalas“ kondensatorių talpos temperatūrinius svyravimus, apibrėžiamos PRM derinimo ribos  $\Delta = \pm 30 \text{ \%}$ , derinimo tikslumas  $\delta = 0,8 \text{ \%}$ , pasirenkama derinimo matricos nominalioji varža  $R = 10 \text{ k}\Omega$  bei pagal (8) apskaičiuojamas derinimo matricos skilčių skaičius 8.

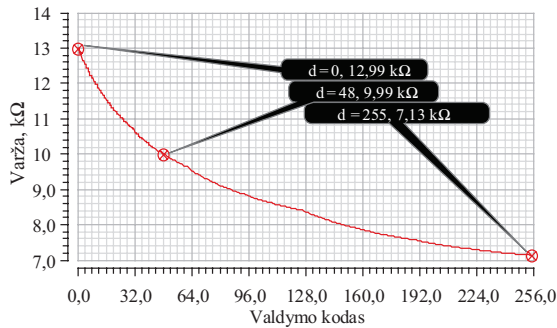
Suprojektuotos 8-ių skilčių PRM varžos priklausomybė nuo valdymo signalo pateikiama 11 paveiksle. Naudojant pasiūlytos PRM struktūrą, derinimo žingsnis nėra tolygus visame derinimo diapazone ir svyruoja 0,1–0,8 %, tačiau derinimo žingsnio reikalavimai įvykdomi. 12 paveiksle pateikiamos PRM varžos nustatymo kreivės skirtingose aplinkos temperatūrose. Temperatūrų diapazone nuo  $-20 \text{ }^\circ\text{C}$  iki  $80 \text{ }^\circ\text{C}$  varžos sklaida yra mažesnė nei 1 %.



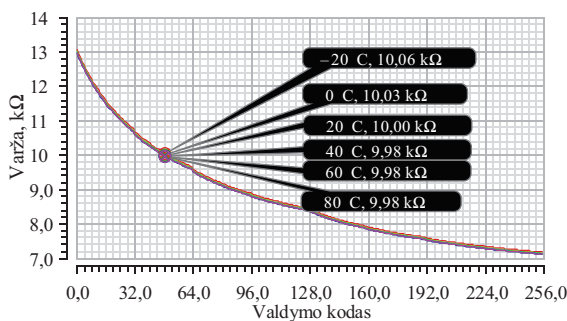
9 paveikslas. Aktyvaus antrosios eilės filtro praleidžiamų dažnių juostos ribinio dažnio nuokrypis  
Figure 9. Cutoff frequency deviation of a second order active RC filter



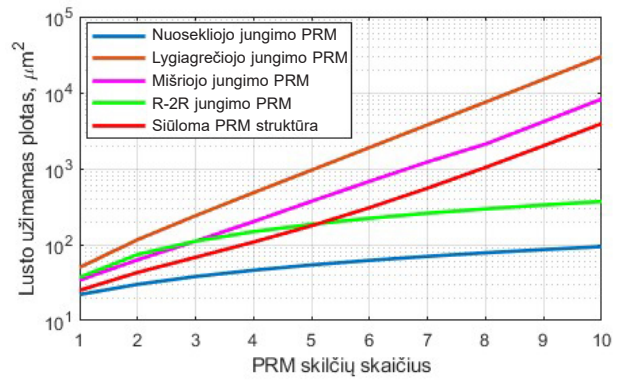
10 paveikslas. Integrinį filtrą sudarančių rezistorių varžos ( $R = 10 \text{ k}\Omega$ ) priklausomybė: a – nekompensuojant; b – kompensuojant  
Figure 10. Resistance of active RC filter's resistor vs temperature: a – without temperature compensation; b – with temperature compensation



11 paveikslas. Suprojektuotos 8-ių skilčių perjungiamųjų rezistorių matricos varžos priklausomybė nuo valdymo kodo  
Figure 11. Designed tuning matrix resistivity vs control code



12 paveikslas. Suprojektuotos 8-ių skilčių perjungiamųjų rezistorių matricos varžos priklausomybė nuo valdymo kodo temperatūrų diapazone nuo  $-20 \text{ }^\circ\text{C}$  iki  $80 \text{ }^\circ\text{C}$   
Figure 12. Dependency of resistivity of designed tuning matrix on control code when temperature ranges from  $-20 \text{ }^\circ\text{C}$  to  $80 \text{ }^\circ\text{C}$



13 paveikslas. Perjungiamųjų rezistorių matricių IG užimamo lusto ploto priklausomybė nuo matricos skilčių skaičiaus  
Figure 13. Tuning matrix occupied IC area vs number of bits of resistor matrix

1 lentelė. Derinimo matricių struktūrų palyginimas  
Table 1. Comparison of tuning matrices

Derinimo matricos struktūra	Varžos nustatymo tikslumas $\delta$ , %	Varžos nustatymo neapibrėžtumas $u$ , %	Užimamas plotas $S$ , $\mu\text{m}^2$
Nuosekliojo jungimo PRM	1,0	2	70
Lygiagrečiojo jungimo PRM	0,5	0,1	3769
Mišriojo jungimo PRM	0,8	0,8 ( $k = 2$ )	1225
R-2R jungimo PRM	1,0–3,0	0,4	259
<b>Pasiūlyta struktūra</b>	0,1–0,8	0,3	553

Pasiūlytos naujos PRM struktūros skaičiavimų rezultatų palyginimas su rezultatais, gautais naudojant kitas struktūras, pateiktas 1 lentelėje. Visos PRM struktūros buvo suprojektuotos  $0,18 \mu\text{m}$  TSMC KMOP IG gamybos technologijoje naudojant žinomas PRM projektavimo metodikas. Matoma, kad pasiūlytos struktūros PRM varžos nustatymo tikslumas svyruoja nuo 0,1 iki 0,8 %, o varžos nustatymo neapibrėžtumas, kurio priežastis – naudojamų KMOP tranzistorių kanalo varžos svyravimas, esant skirtingoms įėjimo įtampoms, siekia 0,3 %. Verta pažymėti, kad geriausi varžos nustatymo tikslumo ir neapibrėžtumo rezultatai pasiekiami naudojant lygiagrečiojo jungimo PRM, tačiau siūlomos naujos struktūros PRM užimamas plotas yra 6,82 karto mažesnis, o tai leidžia pasirinkti didesnę PRM skilčių skaičių, norint pasiekti lygiagrečiojo jungimo PRM varžos nustatymo tikslumo lygį išlaikant mažesnę užimamą lusto plotą.

Perjungiamųjų rezistorių matricių užimamo lusto ploto priklausomybė nuo matricos skilčių skaičiaus pateikta 13 paveiksle. Matoma, kad, esant PRM skilčių skaičiui  $n > 5$ , siūlomos struktūros PRM užimamas lusto plotas yra mažesnis už lygiagrečiojo, mišriojo ir R-2R jungimo PRM.

## Išvados

Integrinių grandynų gamybos technologijos proceso netolydumai, aplinkos temperatūra ir įtampos svyravimai sukelia integrinių filtrų parametrų sklaidą. Tiksliam integrinių filtrų parametrų – ribinio dažnio, stiprinimo, filtro kokybės – suderinimui naudojamos derinimo matricos.

Dėl projektavimo paprastumo, užimamo lusto ploto bei mažos apkrovos dažniausiai naudojamos perjungiamųjų rezistorių matricos, sudarytos iš rezistorių ir valdymo tranzistorių. Siekiama, kad valdymo tranzistorių kanalo varža turėtų kuo mažesnę įtaką perjungiamųjų rezistorių matricos varžos nustatymui.

Siūloma nauja perjungiamųjų rezistorių matricos struktūra, leidžianti pasiekti varžos nustatymo tikslumo ir neapibrėžtumo lygį, artimą tiksliausiai lygiagrečiojo jungimo PRM struktūrai, tačiau užimamo integrinio grandyno lusto plotas yra nuo 2 ( $n = 1$ ) iki 7,7 ( $n \geq 10$ ) mažesnis.

Suprojektuota 8-ių skilčių perjungiamųjų rezistorių matrica, tinkama naudoti šiuolaikiniuose integriniuose analoginiuose RC filtruose. Varžų temperatūriniai svyravimai, naudojant skirtingus temperatūrinius varžos koeficientus turinčius integrinius rezistorius, sumažinti iki  $-0,009\%$ , taip leidžiant sumažinti naudojamos perjungiamųjų rezistorių matricos bei valdymo grandynų skilčių skaičių, norint išlaikyti tą patį varžos nustatymo tikslumą. Suprojektuotos perjungiamųjų rezistorių matricos varžos nustatymo tikslumas svyruoja nuo  $0,1\%$  iki  $0,8\%$ , varžos nustatymo neapibrėžtumas siekia  $0,3\%$ , o užimamas integrinio lusto plotas –  $553 \mu\text{m}^2$ .

## Padėkos

Mokslinis tyrimas finansuotas / finansuojamas Europos regioninės plėtros fondo lėšomis pagal priemonės Nr. 01.2.2-LMT-K-718 veiklą „Aukšto lygio tyrėjų grupių vykdomi moksliniai tyrimai“.

## Literatūra

- Amir-Aslanzadeh, H., Pankratz, E., & Sanchez-Sinencio, E. (2009). A 1-V +31 dBm IIP3, reconfigurable, continuously tunable, power-adjustable active-RC LPF. *IEEE Journal of Solid-State Circuits*, 44(2), 495–508. <https://doi.org/10.1109/JSSC.2008.2011037>
- Bao, K., Fan, X., & Wang, Z. (2013). A  $0.18 \mu\text{m}$ -CMOS low-power reconfigurable low pass filter for multi-standard receivers. Paper presented at the 2013 International Conference on Advanced Technologies for Communications (ATC 2013). <https://doi.org/10.1109/ATC.2013.6698139>
- Chen, Z., & Dai, F. F. (2010). Effects of LO phase and amplitude imbalances and phase noise on M-QAM transceiver performance. *IEEE Transactions on Industrial Electronics*, 57(5), 1505–1517. <https://doi.org/10.1109/TIE.2010.2042417>
- Du, D., Li, Y., Wang, Z., & Tan, S. (2006). An active-RC complex filter with mixed signal tuning system for low-IF receiver. Paper presented at the APCCAS 2006 – 2006 IEEE Asia Pacific Conference on Circuits and Systems. <https://doi.org/10.1109/APCCAS.2006.342264>

- Heping, M., Fang, Y., Yin, S., & Dai, F. F. (2009). A multi-standard active-RC filter with accurate tuning system. *Journal of Semiconductors*, 30(9), 095011. <https://doi.org/10.1088/1674-4926/30/9/095011>
- Hwang, J., Lee, M., Jeong, C., & Yoo, C. (2005). Active-RC channel selection filter tunable from 6kHz to 18MHz for software-defined radio. Paper presented at the 2005 IEEE International Symposium on Circuits and Systems. <https://doi.org/10.1109/ISCAS.2005.1465707>
- Jiang, C., Xie, R., Li, W., Huang, Y., & Hong, Z. (2011). Reconfigurable low pass filter with Automatic Frequency Tuning for WCDMA and GSM application. Paper presented at the 2011 9th IEEE International Conference on ASIC. <https://doi.org/10.1109/ASICON.2011.6157392>
- Jin, X., & Dai, F. F. (2012). A 6th order zero capacitor spread 1MHz – 10MHz tunable CMOS active-RC low pass filter with fast tuning scheme. Paper presented at the 2012 IEEE International Symposium on Circuits and Systems. <https://doi.org/10.1109/ISCAS.2012.6271446>
- Khumsat, P., & Worapishet, A. (2012). A 0.5-V R-MOSFET-C filter design using subthreshold R-MOSFET resistors and otas with cross-forward common-mode cancellation technique. *IEEE Journal of Solid-State Circuits*, 47(11), 2751–2762. <https://doi.org/10.1109/JSSC.2012.2216708>
- Kiela, K., Jurgo, M., & Kladovščikov, L. (2016). Integrinių analoginių filtrų grandynų derinimosi sistemos projektavimas. *Science - Future of Lithuania* [Mokslas - Lietuvos ateitis], 8(3), 308–314. <https://doi.org/10.3846/mla.2016.935>
- Kiela, K., Jurgo, M., & Navickas, R. (2017). Dual mode 4th order active-RC low-pass filter with tunable cut-off frequency from 3 MHz to 20 MHz in 65 nm CMOS. *Przegląd elektrotechniczny*, 1(1), 265–269. <https://doi.org/10.15199/48.2017.01.64>
- Oshima, T., Maio, K., Hioe, W., Shibahara, Y., & Doi, T. (2003). Automatic tuning of RC filters and fast automatic gain control for CMOS low-IF transceiver. Paper presented at the Proceedings of the IEEE 2003 Custom Integrated Circuits Conference. <https://doi.org/10.1109/CICC.2003.1249348>
- Oshima, T., Maio, K., Hioe, W., & Shibahara, Y. (2004). Novel automatic tuning method of RC filters using a digital-DLL technique. *IEEE Journal of Solid-State Circuits*, 39(11), 2052–2054. <https://doi.org/10.1109/JSSC.2004.835824>
- Palumbo, G., & Pennisi, M. (2008). Design guidelines for high-speed Transmission-gate latches: analysis and comparison. Paper presented at the 2008 15th IEEE International Conference on Electronics, Circuits and Systems. <https://doi.org/10.1109/ICECS.2008.4674812>
- Xia, B., Yan, S., & Sanchez-Sinencio, E. (2004). An RC time constant auto-tuning structure for high linearity continuous-time  $\Sigma\Delta$  modulators and active filters. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 51(11), 2179–2188. <https://doi.org/10.1109/TCSI.2004.836852>

## DESIGN AND INVESTIGATION OF RESISTOR MATRIX FOR ACTIVE ANALOG RC FILTERS

L. Kladovščikov, R. Navickas

Abstract

Resistor matrixes are widely used in active RC filters as well as in self-tuning systems. Using self-tuning systems for active RC filters, it is possible to automatically tune various parameters of filter – cut-off frequency, gain and quality of filter. Most recent multiband transceivers employ higher order filters for fine ban-

dpass filtering, thus number of passive components increases. In this work, a novel resistor matrix structure and design method is proposed. Proposed resistor matrix structure compensates both integrated circuit process variations and temperature change. Proposed resistor matrix is designed using 0.18  $\mu\text{m}$  TSMC CMOS technology node and investigated using Cadence Virtuoso software. For most accurate comparison of different resistor matrices, all of them were designed in same technology node using design techniques described in other authors' works.

**Keywords:** tuning system, RC filter, CMOS, resistor matrix.